

大規模集積回路（LSI）のテスト容易化設計法の紹介

市原 英行，岩垣 剛，井上 智生

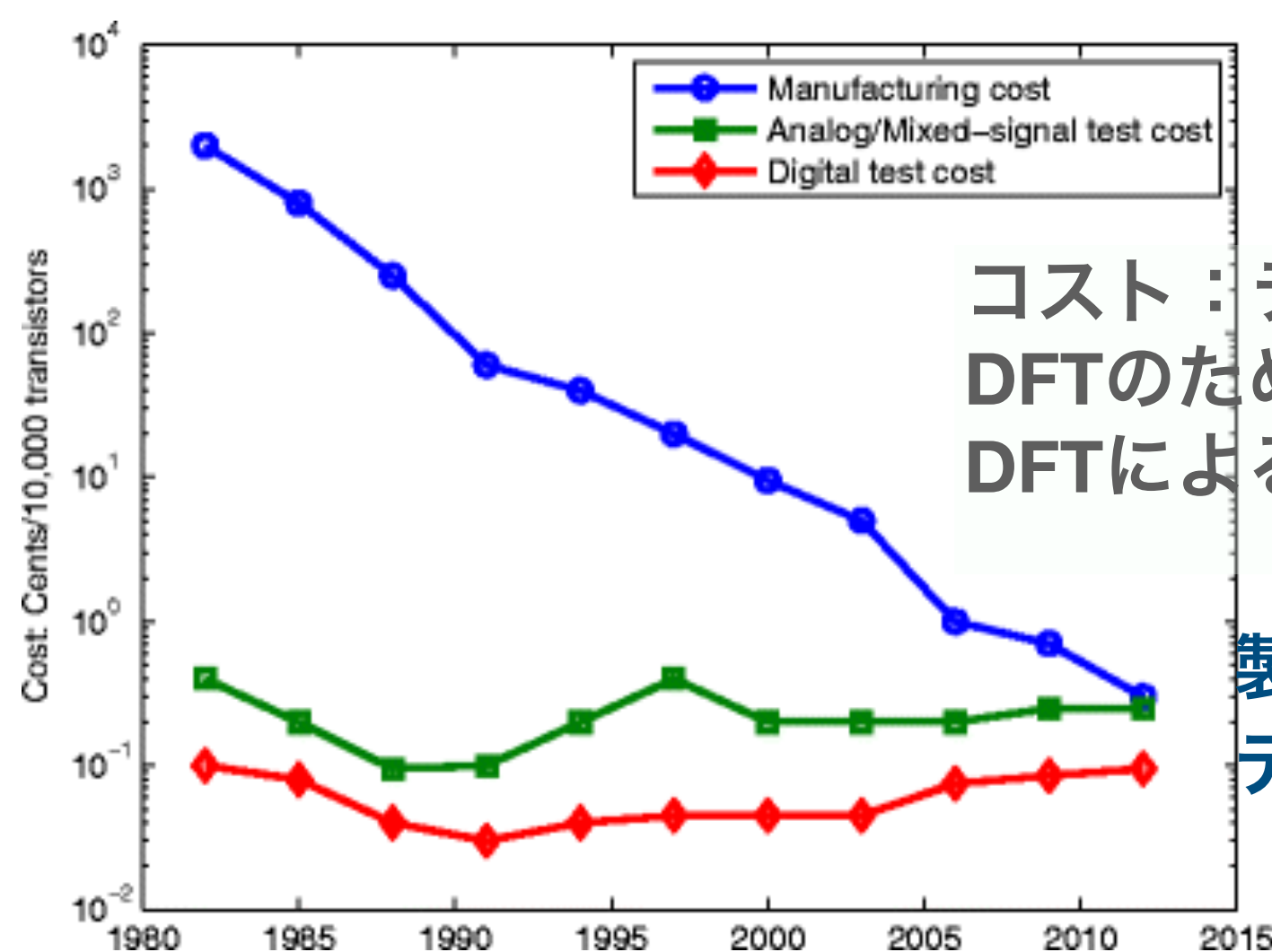
（情報科学研究科情報工学専攻コンピュータデザイン研究室）

家電製品や自動車などで利用される，信頼性の高い大規模集積回路（LSI）を設計・製造するためには「テスト」工程が必要不可欠です。本プログラムでは、私たちが取り組んでいる、高いテスト品質を維持したまま、テスト工程にかかるコストを削減するためのLSI設計法（テスト容易化設計法）を紹介します。

LSIテストとコスト



LSIテスト：LSI 製造後の量産テスト（全数テスト）



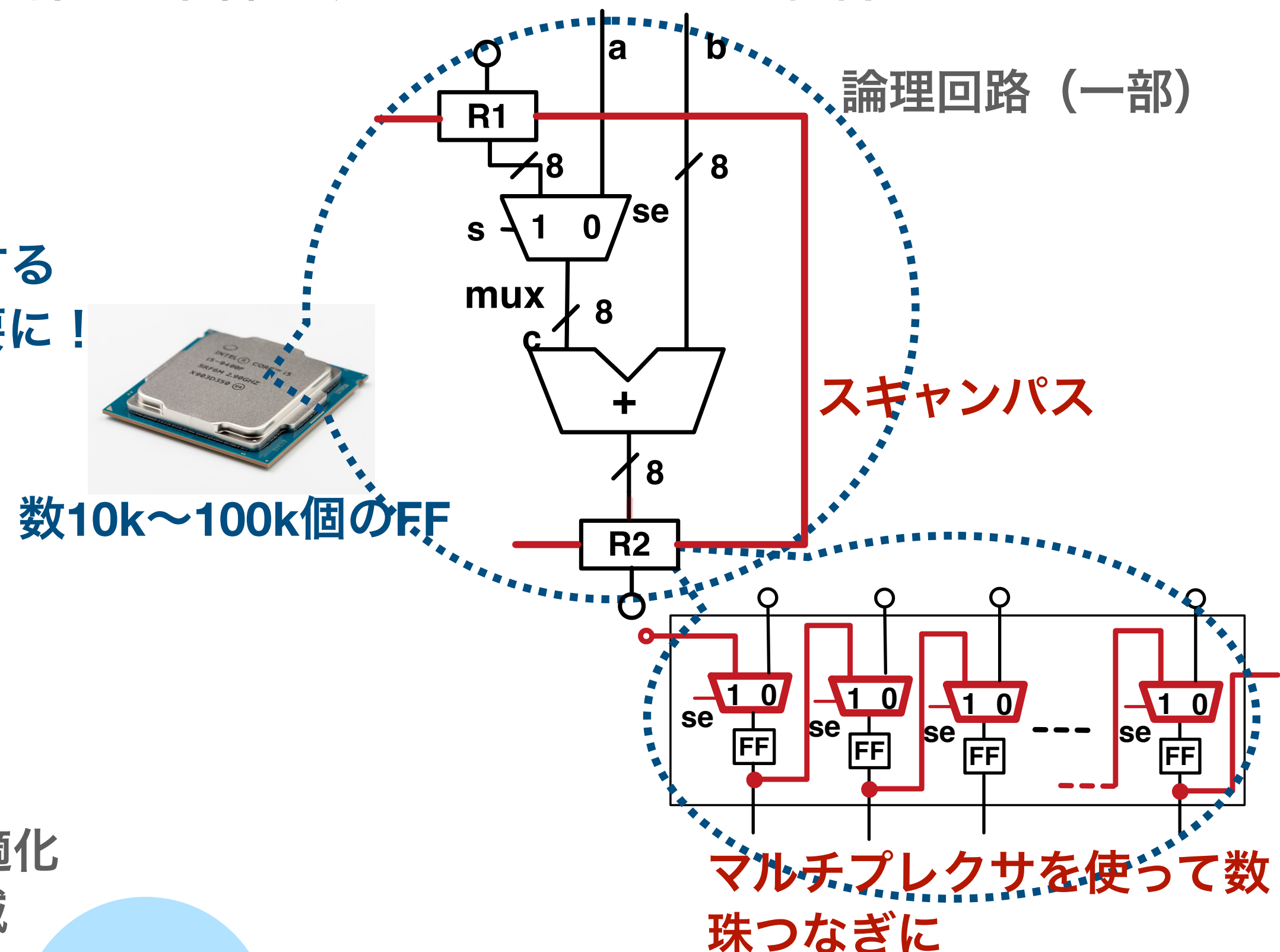
LSI製造コストとテストコストの推移

Sindia, S. & Agrawal, V.D. J Electron Test (2015) 31: 479. <https://doi.org/10.1007/s10836-015-5545-1>

テスト容易化設計 (DFT)

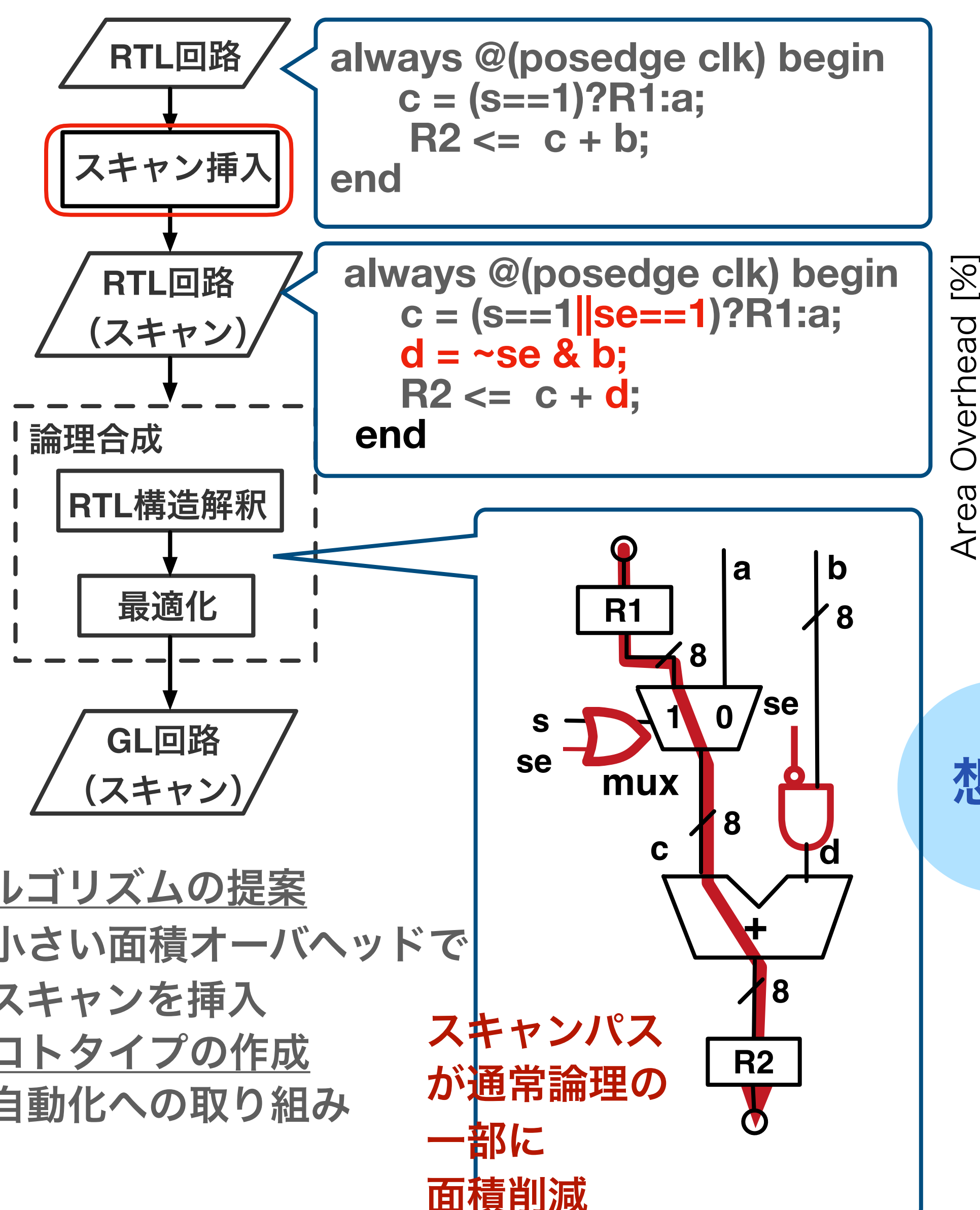
設計時からテストのことを考慮した設計
テストの品質向上，テストコストの低下を目的

スキャン設計：回路内の記憶素子（FF）を外
部から制御・観測できるようにする設計

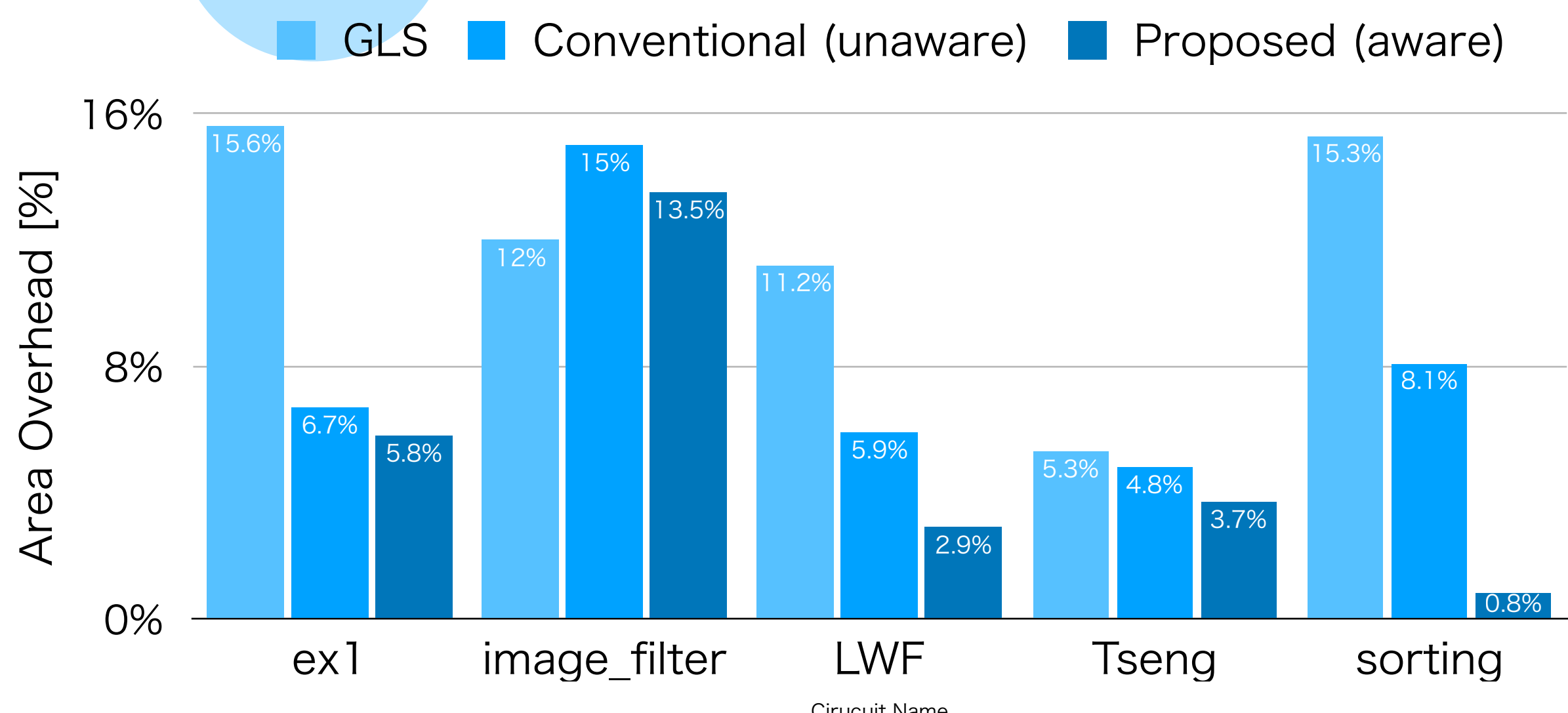


高位からのテスト容易化設計法（提案法）

回路構造に基づいてスキャン機能をRTLで記述
通常論理とスキャン論理が論理合成中に合わせて最適化
テスト品質を落とすことなく面積オーバヘッドを削減



実験結果



想定される用途・応用（テスト・信頼性関連研究）

- ・ASIC (特定用途向け IC) のテスト設計
およびその CAD システム
- ・設計検証
- ・ノンストップコンピュータ，自動運転システム
- ・その他，高い信頼性・安全性を必要とする組込みシステム

提携先（これまで）

（株）ソシオネクスト，シャープ（株） など